

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-157990

(43)Date of publication of application : 15.06.1999

(51)Int.Cl.

C30B 29/04
H01L 21/205

(21)Application number : 09-337740

(71)Applicant : AGENCY OF IND SCIENCE & TECHNOLOGY

(22)Date of filing : 21.11.1997

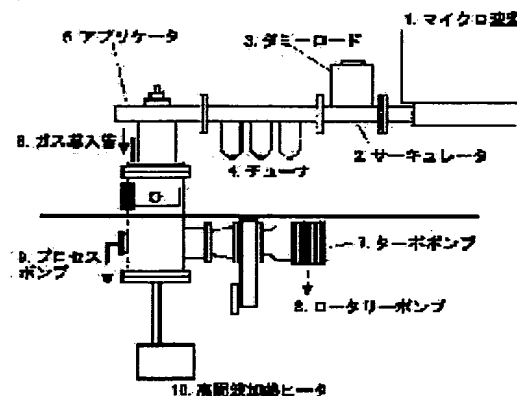
(72)Inventor : TAKEUCHI DAISUKE
OGUSHI HIDEYO
KAJIMURA KOJI
WATANABE KOSHI

(54) PRODUCTION OF DIAMOND SINGLE CRYSTAL THIN FILM AND DEVICE THEREFOR

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method for producing a diamond single crystal thin film having a high quality without reducing a film-forming rate, and to provide a device for producing the same.

SOLUTION: This method for producing a diamond single crystal thin film comprises producing the diamond single crystal thin film on the surface of a substrate by a plasma CVD method using a gas mixture of a carbon source with hydrogen as a raw material gas. Therein, the concentration of the supplied carbon source is changed in the course of the synthesis. In the first step, the diamond single crystal thin film flat in an atomic level is synthesized in a carbon source concentration of 0.025–0.3%, and the subsequent second step synthesis is carried out in a carbon source concentration of 0.3–0.5%. Thus, the film can be formed at a high rate, while maintaining the quality of the film.



LEGAL STATUS

[Date of request for examination]

24.12.1997

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3125046

[Date of registration]

02.11.2000

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-157990

(43) 公開日 平成11年(1999) 6月15日

(51) Int.Cl.⁶

識別記号

F I

C 3 0 B 29/04

C 3 0 B 29/04

A

H 0 1 L 21/205

H 0 1 L 21/205

審査請求 有 請求項の数 6 F D (全 7 頁)

(21) 出願番号 特願平9-337740

(22) 出願日 平成9年(1997)11月21日

(71) 出願人 000001144

工業技術院長

東京都千代田区霞が関1丁目3番1号

(72) 発明者 竹内 大輔

茨城県つくば市梅園1丁目1番4 工業技術院電子技術総合研究所内

(72) 発明者 大串 秀世

茨城県つくば市梅園1丁目1番4 工業技術院電子技術総合研究所内

(72) 発明者 梶村 皓二

茨城県つくば市梅園1丁目1番4 工業技術院電子技術総合研究所内

(74) 指定代理人 工業技術院電子技術総合研究所長

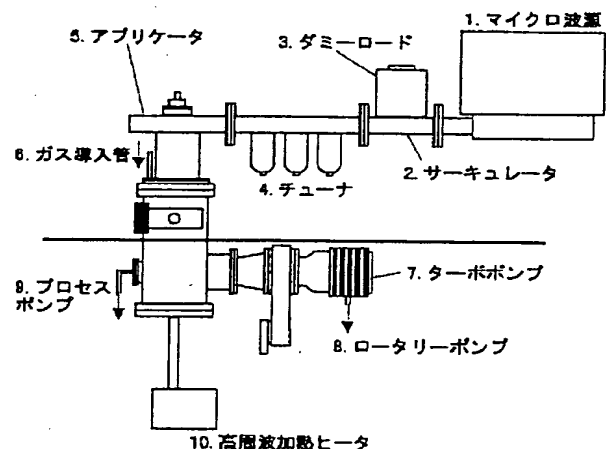
最終頁に続く

(54) 【発明の名称】 ダイヤモンド単結晶薄膜製造方法及び装置

(57) 【要約】

【課題】 本発明は、成膜速度を落とさずに高品質ダイヤモンド単結晶薄膜を製造する方法及び装置を提供することを目的としている。

【解決手段】 本発明のダイヤモンド単結晶薄膜製造方法は、原料ガスとして炭素源と水素の混合ガスを用いて、プラズマCVDにより基板表面にダイヤモンド単結晶薄膜を製造する際、供給炭素源濃度を合成途中で変化させるものである。第一段階で、炭素源濃度0.025%~0.3%にて原子レベルで平坦、かつ単結晶のダイヤモンド薄膜を合成し、引き続き0.3~0.5%の濃度で第二段階の合成を行うことで、膜質を維持したまま高速に成膜することができる。



【特許請求の範囲】

【請求項1】 原料ガスとして炭素源と水素の混合ガスを用いて、プラズマCVDにより基板表面にダイヤモンド単結晶薄膜を製造する方法において、

前記混合ガス中の炭素源濃度を、低成膜速度及び高品質のダイヤモンド単結晶薄膜が得られる低い第一の濃度にして、プラズマCVDを行い、

その後、前記炭素源濃度を、前記第一の濃度よりも高い第二の濃度にして、高成膜速度でプラズマCVDすることを特徴とするダイヤモンド単結晶薄膜製造方法。

【請求項2】 前記第一の濃度が0.025%~0.3%の範囲にあり、そして前記第二の濃度が0.3%~0.5%の範囲にある請求項1記載のダイヤモンド単結晶薄膜製造方法。

【請求項3】 前記炭素源が、メタンガスである請求項1又は2に記載のダイヤモンド単結晶薄膜製造方法。

【請求項4】 原料ガスとして炭素源と水素の混合ガスを用いて、プラズマCVDにより基板表面にダイヤモンド単結晶薄膜を製造する装置において、前記混合ガス中の炭素源濃度を制御する装置を備えて、前記炭素源濃度を、低成膜速度及び高品質のダイヤモンド単結晶薄膜が得られる低い第一の濃度にしてプラズマCVDを行った後、前記第一の濃度よりも高い第二の濃度にして、高成膜速度でプラズマCVDすることを特徴とするダイヤモンド単結晶薄膜製造装置。

【請求項5】 前記第一の濃度が0.025%~0.3%の範囲にあり、そして前記第二の濃度が0.3%~0.5%の範囲にある請求項1記載のダイヤモンド単結晶薄膜製造装置。

【請求項6】 前記炭素源が、メタンガスである請求項1又は2に記載のダイヤモンド単結晶薄膜製造装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、原料ガスとして炭素源と水素の混合ガスを用いて、プラズマCVDにより基板表面にダイヤモンド単結晶薄膜を製造する方法及び装置に関する。

【0002】

【従来の技術】近年、弱電のみならず強電関係にも半導体ICの応用が期待されてきている。いわゆるパワーエレクトロニクス時代の到来である。現在半導体材料として主流のSiを用いた応用が進んでいるが、パワーエレクトロニクスデバイスでは材料自体の耐熱性がその性能を制限する主たる要因となっている。ダイヤモンドはワイドギャップ半導体として優れた物理的・化学的性質を兼ね備えており、200℃以下でのみ使用可能なSiに対し、1000℃でも動作する可能性を有している。

【0003】一般的に、結晶はその電子構造において、電子がそのエネルギーをとることが出来ないエネルギーバンドギャップと呼ばれる禁制帯幅を持つ。バンドギャップの下（価電子帯）の電子は熱や光などによって励起されない限り、エネルギーの高いバンドギャップより上

の状態（伝導帯）に遷移することが出来ない。ここでバンドギャップの上端近くに室温で電子源（ドナー）となる物質を半導体中に導入する（n型）ことにより、電子デバイスにおける情報の媒体である伝導電子が伝導帯に供給される。逆に価電子帯付近のバンドギャップ内に価電子を吸収するアクセプタを導入する（p型）ことによっても同様に情報媒体である正孔が価電子帯に供給される。バンドギャップを越えて価電子帯から伝導帯に電子が現れ、電子・正孔対が形成される環境で電子デバイスは機能出来なくなる（真性領域）。電子デバイスの環境における耐性は偏にバンドギャップ幅による。現在の半導体産業を支えるSiで1.11eVであり、ダイヤモンドは5.45eVである。したがってSiでは300℃程度でn型あるいはp型の性質が失われるが、ダイヤモンドでは1000℃以上の高温でもp型、n型の性質を保つことが出来る。また、放射線などによる電子・正孔対形成に対してもバンドギャップの大きいダイヤモンドは耐性があると言える。さらに、ダイヤモンドの高いホール移動度と小さい比誘電率は高パワー、高周波での素子の動作を可能にし、熱伝導率が高いことは素子の微細化・高集積化に有利である。近年ではダイヤモンドの持つ化学的安定性と高い熱伝導性に加えて、負または小さい電子親和力など、他の電子材料にない特長からフラットパネルディスプレイに用いる高効率電子エミッタ用材料としての応用が期待されている。このようにダイヤモンドは従来のエレクトロニクスのみならず、次世代のエネルギー関連分野をも含めたハードエレクトロニクスに最も適した材料であると言える。

【0004】

【発明が解決しようとする課題】欠陥や不純物の極めて少ない半導体グレードのダイヤモンド単結晶薄膜合成技術はこれらの基盤となる技術である。ダイヤモンド薄膜を半導体材料へ応用する場合、原子レベルで平坦な表面を持つ、不純物や欠陥の少ない薄膜作製技術が重要となる。また合成速度は応用上重要な要求となる。これを満たすダイヤモンド薄膜の合成は、現在極めて困難な状況である。

【0005】本発明は、成膜速度を落とさずに高品質ダイヤモンド単結晶薄膜を製造する方法及び装置を提供することを目的としている。

【0006】

【課題を解決するための手段】本発明は、原料ガスとして炭素源と水素の混合ガスを用いて、プラズマCVDにより基板表面にダイヤモンド単結晶薄膜を製造する方法において、前記混合ガス中の炭素源濃度を、低成膜速度及び高品質のダイヤモンド単結晶薄膜が得られる低い第一の濃度にして、プラズマCVDを行い、その後、前記炭素源濃度を、前記第一の濃度よりも高い第二の濃度にして、高成膜速度でプラズマCVDすることを特徴とするダイヤモンド単結晶薄膜製造方法に関する。

【0007】また、本発明は、原料ガスとして炭素源と水素の混合ガスを用いて、プラズマCVDにより基板表面にダイヤモンド単結晶薄膜を製造する装置において、前記混合ガス中の炭素源濃度を制御する装置を備えて、前記炭素源濃度を、低成膜速度及び高品質のダイヤモンド単結晶薄膜が得られる低い第一の濃度にしてプラズマCVDを行った後、前記第一の濃度よりも高い第二の濃度にして、高成膜速度でプラズマCVDすることを特徴とするダイヤモンド単結晶薄膜製造装置に関する。

【0008】本発明は、極めて清浄な真空装置内におけるプラズマCVDによる合成において、供給炭素源濃度を合成途中で変化させることにより、炭素源濃度0.025%~0.3%にて原子レベルで平坦、かつ単結晶のダイヤモンド薄膜を合成し、引き続き0.3~0.5%の濃度で合成を行うことで、膜質を維持したまま高速に成膜することができる。すなわち、ダイヤモンド成長の初期過程において、基板の表面を理想的な状態に整えることにより、その新しい表面（下地）を反映したエピタキシャル成長は高いレートにおいても円滑に進行するという考えに着目した発明である。本発明はこれまでの常識（0.5%未満での合成は実用的ではないという考え）をうち破る新しい発明である。

【0009】

【実施の形態】図1は、本発明のダイヤモンド薄膜を製造する装置の一例としてマイクロ波を基板の法線方向から入射するエンドランチ型マイクロ波CVDダイヤモンド合成装置を示している。

【0010】マイクロ波源(1)により2.45GHzのマイクロ波が発振される。最大出力は1.5kWで出力は必要に応じて調整できる。発振器から出たマイクロ波の一部が反射して導波管に戻って発振器に悪影響を与えるため、反射波のみを水負荷として熱吸収させ、マグネトロン(2)の劣化を防ぐ保護装置がサーキュレータ(2)、ダミーロード(3)である。マイクロ波の反射を押さえ、全入射電力をプラズマで消費するために、導波管のインピーダンスを3本の棒で調整するのがチューナー(4)である。導波管を進行してきたTE01モードのマイクロ波を同心円状のTM01モードに変換するのが、導波管内に突き出たアンテナを持つアプリケーション(5)である。TM01モードになることで、円筒のチャンバーにマイクロ波が整合し、安定にプラズマが立つ。原料ガスは、図示しない各ガスボンベから減圧弁、流量を調整するためのマスフローコントローラを経てガス導入管(6)から炭素源、水素の混合ガスとして反応容器に導かれる。炭素源ガス側のマスフローコントローラには、0.5%以下の混合比を得るために精度の高いものを用いる。

【0011】CVDダイヤモンド合成プロセス中は、プロセスポンプ(9)による排気を行う。0.025%~0.3%の炭素源濃度によって原子レベルで平坦、かつ単結晶のダイヤモンド薄膜を合成し、引き続き0.3~0.5%の濃度で合成

を行うことで、膜質を維持したまま成膜速度を向上させる。すなわち、エピタキシャルダイヤモンド成長の初期過程において、基板の表面を理想的な状態に整えることにより、その新しい表面（下地）を反映したエピタキシャル成長は高いレートにおいても円滑に進行するという考えに着目したものである。

【0012】以下、本発明を、得られたダイヤモンド単結晶薄膜の測定結果と共に用いてさらに詳細に説明する。この測定における膜質評価として、表面形態評価に関しては光学顕微鏡、原子間力顕微鏡（AFM）を用いた。結晶性評価としてはカソードルミネッセンス（CL）を用いて行った。また膜厚と合成時間から成膜速度を算出し、表面形態評価をふまえて低濃度における成長様式を考察した。

【0013】はじめに混合比を変化させない従来の方法によって膜を合成し、その評価を行った。またその結果を生かして、合成途中で混合比を変化させる本発明によって膜を合成し、その効果を調べた。炭素源としては高純度メタンガスを用いたが、炭素源として、従来より用いられている炭素のみ、或いはO、Hを有している炭化物、例えば、CO₂、CO、C₂H₂、C₂H₆、CH₃OH、C₂H₅OH、C₆₀等を用いることができる。また基板温度は800℃、供給ガス圧力は25Torrで一定とし、基板位置も実験を通して不変とした。

【0014】触針段差計により薄膜の成長速度のメタン濃度依存性を調べた結果を図2に示す。図2の挿入図は低濃度領域を拡大した図であり、横軸はメタン濃度、縦軸は成膜速度に対応する。成膜速度は炭素源供給濃度に大きく依存していることがわかる。図2原点付近に見られるように、成膜速度は原点を通っておらず、炭素源濃度0%、つまり水素プラズマのみでは、負の値、すなわちエッチングが行われていることがわかる。水素プラズマエッチングによる表面状態の制御は困難であり、長時間のエッチングにより表面荒さが増大することなどが報告されている。

【0015】0.025%~0.5%の範囲では供給炭素源濃度に成膜速度が比例しており、与えた量だけダイヤモンド成長する供給律速領域であることがわかる。一つの成長様式が支配的な領域であると考えられる。

【0016】一方メタン濃度0.5%を越える領域においては、成膜速度の増加は鈍り比例関係（供給律速）から外れて下方にずれてくる（拡散律速）。ここでダイヤモンドは2次核モード（非エピタキシャル成長成分）での成長が優先的となり、またダイヤモンド以外の成分（グラファイトなどのアモルファス）が混入し、膜質は低下する。

【0017】図3にガス供給総量400sccmにおいて、メタンガス濃度を(a)0.5%、(b)0.3%、(c)0.05%と変化させ、6時間合成した場合の表面形態の光学顕微鏡写真を示す。特徴としては(a)では二次核や成長丘が発生してい

ることが分かる。(b)では[110]方向に垂直に並んだマクロバンチング形態に大きく変化しており、合成がステップフロー的に行われている。2次核も発生しているが、その密度は減少している。図3(c)ではマクロバンチングおよび2次核、成長丘とも発生しておらず、より平坦な薄膜が得られている。これらの表面形態における特徴は、さらに合成時間を延長した場合でも変わらない。

【0018】図4に0.025%で42時間合成して得られたダイヤモンド薄膜の光学顕微鏡写真およびAFM像を示す。極めて平坦な薄膜が得られており、また原子レベルでのステップが観察され、ステップフロー的にダイヤモンド成長が制御されていることが確認できる。ステップフロー成長とは、原子レベルのステップ端からのみ薄膜が成長し、原子レベルで平坦かつ単結晶領域が大きく(基板全体まで広がることもある)基板表面の構造を反映したエピタキシャル成長が進み、電子デバイスに適した優れた薄膜が得られる成長モードである。

【0019】図5に低濃度合成を行った場合の紫外光範囲でのCLスペクトルを示す。235nmの発光がダイヤモンドのエネルギーバンドギャップ5.45eVと関係したバンド端発光である。CVDダイヤモンド薄膜からのバンド端発光は液体窒素温度以下の低温では報告例があるが、室温においては本発明者が初めて観測した。室温におけるバンド端発光は、膜質の高さを直接表している。不純物や欠陥などが膜中に存在すると、バンドギャップ中に発光を妨げる再結合中心が現れ、バンド端発光は得られない。したがって、この結果は0.3%以下の低濃度におけるプラズマCVDダイヤモンド合成膜が極めて良質であることを示している。

【0020】以上示したように、メタン濃度を0.3%以下に下げることにより、極めて高品質なエピタキシャルダイヤモンド単結晶薄膜が得られることが確認できた。しかし、成膜速度は遅くなり、実用上問題である。特に、メタン濃度0.025%以下では実用的な成膜速度は得られない。

【0021】そこで、低濃度合成により理想的ダイヤモンド単結晶表面が得られると考え、理想表面上では円滑にエピタキシャル成長が進行すると考えた。従って第一段階として0.025%~0.3%の低濃度合成を行い、引き続き第二段階で供給炭素源濃度を0.3%~0.5%に上げて合成を行うことにより、高品質で実用的な成膜速度を得ることができる。

【0022】図6は、0.05%のメタン濃度で3時間合成した後に、(a)0.5%、(b)0.3%で6時間合成したダイヤモンド薄膜の光学顕微鏡像を示している。成長丘や二次核が少なく、バンチングも緩やかで平坦なダイヤモンド薄膜の合成が得られた。

【0023】図7に合成濃度および合成方法と二次核密度の関係を示す。黒四角が一定濃度で合成した場合であり、白抜き円が本法に沿って二段階成長させた場合であ

る。0.05%、3時間の合成第一段階の合成を行った後、0.5%の濃度で第二段階の合成を行った例を示している。0.05%、3時間の合成を行うことで、行わない場合に比べ最終的に得られたダイヤモンド膜の二次核密度は一桁以上改善された。1cm²あたり10⁴個代の二次核密度の場合は100μm四方に一つの二次核があるかどうかであり、他の従来のダイヤモンド合成方法に比べ極めて二次核密度が少ない。膜厚も濃度変化させない(a)0.5%、6時間合成、(b)0.3%、6時間の場合とそれぞれほぼ等しい。以上の結果から、第一段階において、0.025%~0.3%の低濃度合成による処理を行うことにより、その後0.3%~0.5%の濃度で高い成膜速度を得た場合でも、二次核密度が極めて少ない優れた表面形態を得ることができた。CL測定からも室温におけるバンド端発光が観測できた。

【0024】

【発明の効果】本発明は、原料ガスとして炭素源と水素の混合ガスを用いて、プラズマCVDにより基板表面にダイヤモンド単結晶薄膜を製造する方法及び装置において、前記混合ガス中の炭素源濃度を、低成膜速度及び高品質のダイヤモンド単結晶薄膜が得られる低い第一の濃度にして、プラズマCVDを行い、その後、前記炭素源濃度を、前記第一の濃度よりも高い第二の濃度にして、高成膜速度でプラズマCVDすることにより、高品質なダイヤモンド単結晶薄膜が高い成膜速度で得ることができる。低い濃度(0.025%~0.3%)での合成により、一様に原子レベルで平坦なダイヤモンド表面が得られ、さらに、その上にそのまま高い濃度(0.3%~0.5%)で合成することで、二次核などの非エピタキシャル成長モードや成長丘などのテラス上での成長を抑制することが可能になる。

【図面の簡単な説明】

【図1】本発明のダイヤモンド薄膜を製造する装置の一例としてのエンドランチ型マイクロ波CVDダイヤモンド合成装置を示す図である。

【図2】合成ダイヤモンド薄膜成膜速度の炭素源供給濃度依存性を示す図である。

【図3】炭素源濃度を変化させたときの合成ダイヤモンド薄膜表面の光学顕微鏡像を示す図である。

【図4】炭素源濃度0.025%で、42時間合成したダイヤモンド薄膜表面を示す図である。

【図5】合成ダイヤモンド薄膜の紫外光域CLスペクトルを示す図である。

【図6】本発明を適用する二段階合成によるダイヤモンド薄膜の表面を示す図である。

【図7】合成濃度および合成方法と二次核密度の関係を示す図である。

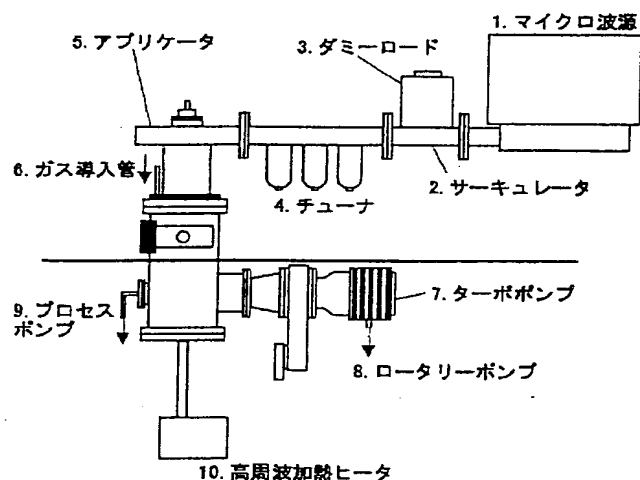
【符号の説明】

- 1 マイクロ波源
- 2 サーキュレータ
- 3 ダミーロード

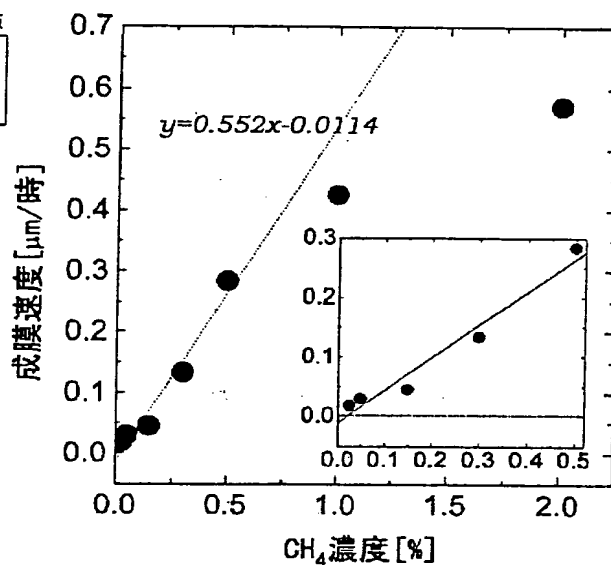
- 4 チューナ
5 アプリケータ
6 ガス導入管
7 ターボポンプ

- 8 ロータリポンプ
9 プロセスポンプ
10 高周波加熱ヒータ

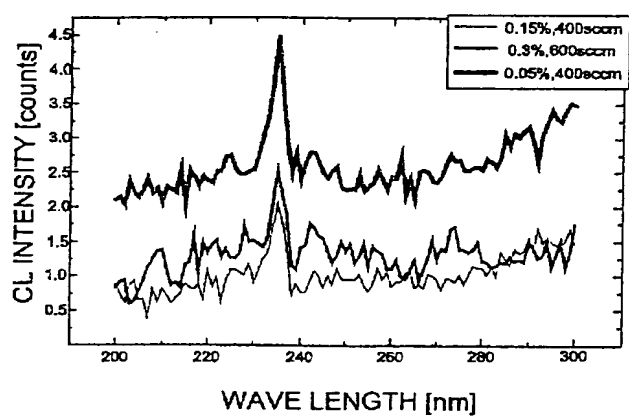
【図1】



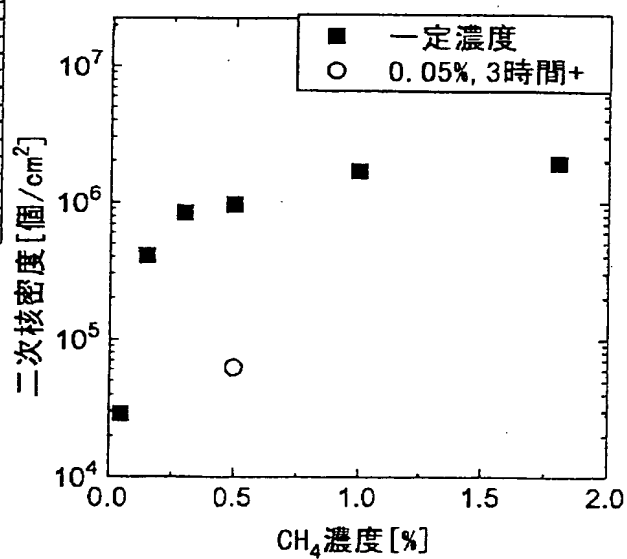
【図2】



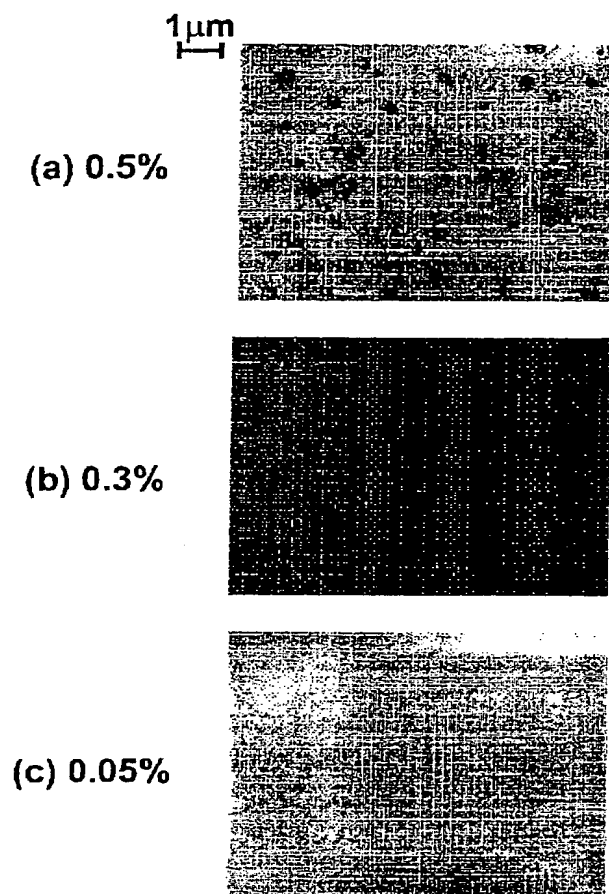
【図5】



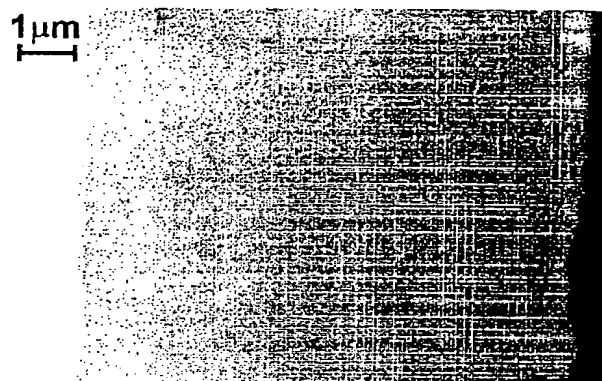
【図7】



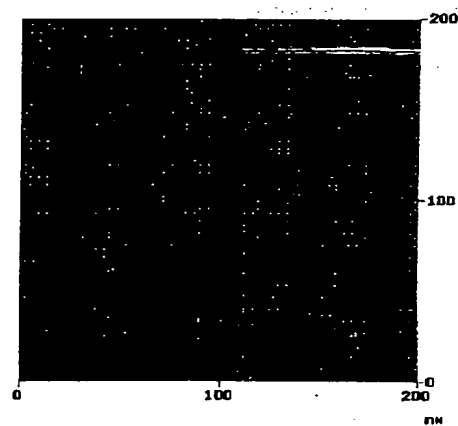
【図 3】



【図 4】

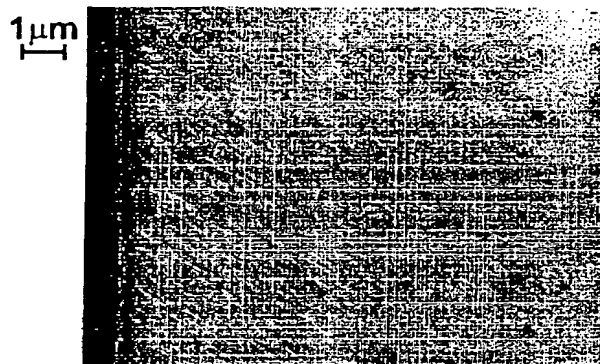


光学顕微鏡像

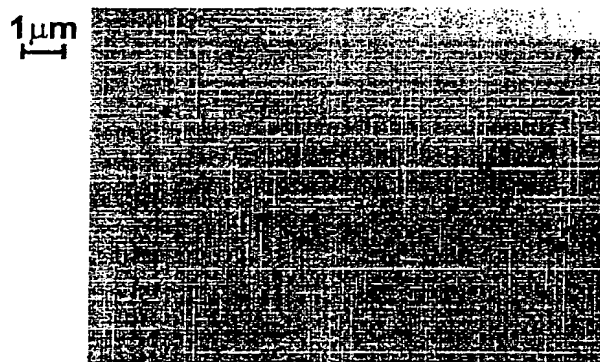


AFM像

【図6】



(a) 0.05%,3時間+0.5%,6時間



(b) 0.05%,3時間+0.3%,6時間

フロントページの続き

(72) 発明者 渡辺 幸志

茨城県つくば市梅園1丁目1番4 工業技
術院電子技術総合研究所内